

Estructura de Computadores 1

<http://gac.des.udc.es/ecm1.htm>

Profesores

[Margarita Amor López](#) (Coordinador, Teoría)

Despacho D 1.15

Extensión 1215 margamor@udc.es

[Diego Andrade Canosa](#) (Práctica)

Despacho D 0.03

Extensión 1298 dcanosa@udc.es

[Patricia González Gómez](#) (Teoría, Práctica)

Despacho D 1.13

Extensión 1363 pglez@udc.es

[Emilio José Padrón González](#) (Práctica)

Despacho S 0.2

Extensión 1205 emilioj@udc.es

Objetivos

El objetivo de esta asignatura es el estudio de la arquitectura, organización, función y diseño del **procesador** de un computador.

Temario

1. Introducción a los computadores

Introducción
Perspectiva histórica
Rendimiento

2. El repertorio de instrucciones

Introducción
Representación de las instrucciones
Diseño del repertorio de instrucciones
Operaciones del repertorio de instrucciones
Repertorio de instrucciones del MIPS
Casos reales: PowerPC y Pentium
Jerarquía de traducciones

3. Formatos de datos y aritmética de los computadores

Introducción
Representación de enteros. Aritmética entera
Números en punto flotante. Aritmética en punto flotante
El punto flotante en el MIPS
Precisión aritmética

4. El procesador: camino de datos y unidad de control

Estructura básica de un procesador. El ciclo de instrucción
El camino de datos
Técnicas de control
Interrupciones y excepciones

5. Introducción a los procesadores segmentados

Diseño básico de un procesador segmentado
Riesgos en la segmentación
Tratamiento de operaciones multiciclo
Tratamiento de las excepciones

6. Segmentación avanzada

Planificación de instrucciones
Procesamiento de instrucciones de salto
Introducción a los procesadores con emisión múltiple de instrucciones: superescalares y VLIW.

Prácticas

1. Introducción al hardware del PC
2. Introducción al lenguaje ensamblador
3. Codificación de las instrucciones
4. Llamadas a subrutinas
5. Operaciones aritméticas
6. Salto
7. Manipulación de cadenas de caracteres
8. Ejecución monociclo/multiciclo
9. Operaciones en punto flotante
10. Introducción al procesador segmentado
11. Técnicas de procesamiento de saltos
12. Planificación dinámica

Prácticas

- Simula3MS

<http://simula3ms.des.udc.es/>

Horario - ITIS

	Lunes	Martes	Miércoles	Jueves	Viernes
15:30	Teoría	Teoría		Teoría	Problemas
16:30					
17:30	Prácticas				
18:30				Prácticas	Prácticas
19:30		Prácticas			

Horario - II

	Lunes	Martes	Miércoles	Jueves	Viernes
15:30			Teoría		
16:30			Teoría	Teoría	
17:30	Problemas				Prácticas
18:30					
19:30	Prácticas		Prácticas	Prácticas	

Planificación - ITIS

Lunes	Martes	Miércoles	Jueves	Viernes
		1	2	3
6	7 FESTIVO	8	9	10 Problemas
13	14	15	16 Seminario PC (lunes y martes) 18:30 - Aula 2.2.	17 Seminario PC (jueves y viernes) 18:30 - Aula 2.2.
20 Comienzan los laboratorios Seminario Simula3MS	21	22	23	24
27	28	29	30	31

Planificación - II

Lunes	Martes	Miércoles	Jueves	Viernes
		1	2	3
6	7 FESTIVO	8	9	10
13 Problemas	14	15 Seminario PC (jueves y viernes) 15:30 – clase de teoría	16 Seminario PC (lunes y miércoles) 16:30 – clase de teoría	17
20 Comienzan los laboratorios Seminario Simula3MS	21	22	23	24
27	28	29	30	31

Bibliografía

Bibliografía recomendada

- **Patterson, D.A. y Hennessy, J.L.** *Estructura y diseño de computadores: interficie circuteria/programación*. Reverté. 2000.

Patterson, D.A. y Hennessy, J.L.. Computer organization and desing. Morgan Kaufmann Publishers. 3Edición. 2005.

- **Hennesy, J.L. y Patterson, D.A.** *Computer Architecture, A Quantitative Approach*. Morgan Kaufmann Publishers. 4Edición. 2007.

Hennesy, J.L. y Patterson, D.A. Computer Architecture, A Quantitative Approach. Morgan Kaufmann Publishers. 3Edición. 2003.

Evaluación

- Parte de prácticas (20% nota final)
- Parte de teoría (80% nota final)