

## Capítulo 3. CIRCUITOS DIGITALES

### TEMA 8.

## INTRODUCCIÓN A LOS CIRCUITOS DIGITALES.

En general, los sistemas que tratan la información de forma digital emplean variables eléctricas que representan dicha información en forma bivalente. Los circuitos digitales han de responder a señales que tengan dos valores, es decir, que sean de naturaleza binaria, y deben producir señales de salida apropiadamente cuantificadas.

La información se puede representar en principio por unos niveles de tensión discretos, pero debido a las tolerancias de los componentes y fuentes de alimentación, al ruido, distorsión, etc., debe representarse en la práctica por intervalos o rangos de tensión para definir los dos estados lógicos.

En lógica positiva los valores de tensión del **estado alto H (high)** se asocian a **nivel 1 lógico**, y los del **estado bajo L (low)** a **nivel 0 lógico**. Entre las dos regiones L y H se sitúa una región prohibida o no definida, como puede verse en la Figura 8.1.

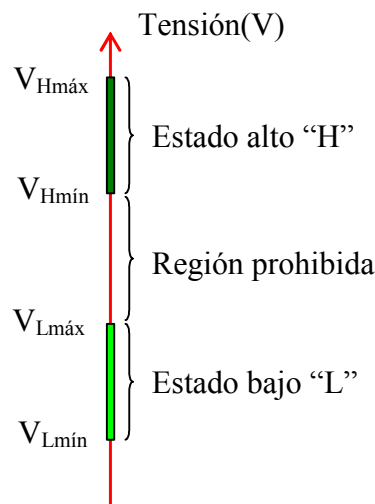


Fig. 8.1. Niveles de tensión en un circuito digital.

Lo importante de cualquier circuito integrado digital es asegurar que cumple su función lógica y que su salida, para señales de entrada dentro de los intervalos permitidos, no estará en la zona prohibida, salvo en las transiciones de un estado a otro. Los circuitos integrados digitales han evolucionado en **familias lógicas** o tecnologías digitales, cada una con sus ventajas e inconvenientes. Los miembros de una misma familia son diseñados para ser compatibles entre sí, mientras que si se interconectan dos circuitos de familias distintas puede ser necesario un circuito de acoplamiento o interfaz.

La elección de una familia a utilizar en una aplicación particular depende de factores tales como velocidad, coste, inmunidad al ruido, disipación de potencia, disponibilidad de funciones lógicas, etc.

Los circuitos integrados de aplicación específica (*ASIC, application-specific integrated circuit*), contienen en un único chip la mayor parte de los circuitos analógicos y digitales para una determinada aplicación, así como sus interconexiones.

Los circuitos integrados digitales se pueden clasificar en función de su nivel de integración como se muestra en la siguiente tabla:

Nivel de integración	Nº de puertas
<i>SSI</i> (Integración a pequeña escala)	Hasta 10
<i>MSI</i> (Integración a media escala)	10 a 100
<i>LSI</i> (Integración a gran escala)	100 a 10.000
<i>VLSI</i> (Integración a muy gran escala)	10.000 a 100.000
<i>ULSI</i> (Integración a ultra gran escala)	100.000 a 1.000.000
<i>GLSI</i> (Integración a giga gran escala)	Más de 1.000.000

Las principales tecnologías de circuitos integrados digitales en uso son:

- a) **CMOS.** Es la tecnología dominante en el diseño de circuitos integrados digitales, por su baja disipación de potencia, por su mayor nivel de integración (reducido tamaño de componentes) y por la posibilidad de usar almacenamiento de carga (elevada impedancia de entrada), aspectos que no pueden lograrse con tecnologías bipolares.
- b) **Bipolar.** Dos familias de circuitos integrados están en uso en la actualidad: *TTL* y *ECL*. La lógica transistor-transistor (*TTL*) fue la tecnología dominante en los años 70 y 80, y se sigue utilizando en el diseño de sistemas digitales que ensamblan bloques de bajo y medio nivel de integración. La lógica de emisores acoplados (*ECL*) utiliza transistores bipolares en activa, lo que le permite una velocidad de operación más elevada, pero a costa de una disipación de potencia mayor.
- c) **BICMOS.** Combina las altas velocidades de operación de los *BJT* (debido a su transconductancia inherentemente más alta y elevada corriente de salida) y las excelentes características de *CMOS*.

## 8.1 CARACTERÍSTICAS GENERALES DE LOS CIRCUITOS DIGITALES.

Vamos a estudiar las familias lógicas desde un punto de vista comparativo, para lo cual vamos a definir las características o parámetros eléctricos que nos van a servir de comparación. Esta caracterización se realiza a partir de medidas sobre los terminales externos de una puerta básica de cada familia, normalmente una puerta inversora, que se recogen en las hojas características (*datasheets*) que proporciona cada fabricante.

### 8.1.1 Característica de transferencia.

La característica de transferencia del inversor lógico es la representación gráfica de la tensión de salida  $V_o$  en función de la tensión de entrada  $V_i$ . Fijadas la tensión de alimentación, la temperatura ambiente y el número de puertas del mismo tipo conectadas a la salida de la puerta, la relación tensión de entrada-tensión de salida  $V_o = f(V_i)$  será única, salvo por las tolerancias derivadas del proceso de fabricación.

Considerando el caso de un inversor, existe un margen de entradas permitido  $V_{IL}$  correspondiente a nivel bajo (L) para el cual se garantiza que la salida es nivel alto (H). Análogamente, existe un margen de entradas permitido  $V_{IH}$  correspondiente a nivel alto (H) para el cual la salida es nivel bajo (L). Sin embargo, debido a la dispersión de características, habrá toda una familia de posibles características de transferencia, representada por sus envolventes (gráfica a puntos). Para simplificar, lo que se hace es considerar una única curva de transferencia (gráfica a trazo continuo) para toda la familia. Esta curva se hace coincidir con la peor de las curvas de transferencia para cada uno de los niveles alto y bajo.

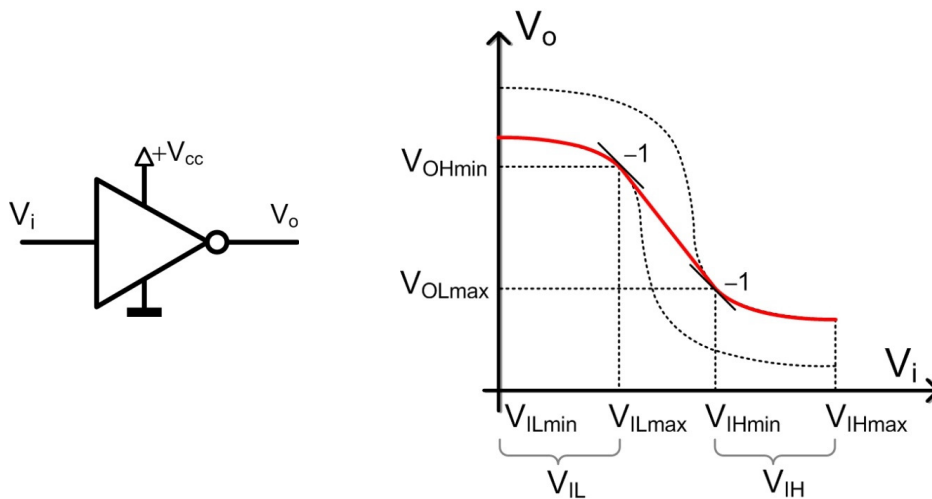


Fig. 8.2. Característica de transferencia del inversor lógico.

La característica de transferencia tiene dos transiciones, para  $V_{ILmáx}-V_{OHmín}$  y  $V_{IHmín}-V_{OLmáx}$ , definidas teóricamente para los puntos en los que la pendiente de la característica de transferencia es  $-1$  ( $dV_o/dV_i = -1$ ). En los circuitos digitales se especifican siempre:

- $V_{ILmáx}$  o tensión máxima de entrada a nivel bajo. Es la tensión máxima que puede aplicarse al terminal de entrada de una puerta que aún puede reconocerse como nivel bajo (L).
- $V_{IHmín}$  o tensión mínima de entrada a nivel alto. Es la tensión mínima que puede aplicarse al terminal de entrada de una puerta que aún puede reconocerse como nivel alto (H).
- $V_{OLmáx}$  o tensión máxima de salida a nivel bajo. Es la tensión máxima de salida que establecerá la puerta a nivel bajo (L) para una corriente de salida especificada.
- $V_{OHmín}$  o tensión mínima de salida a nivel alto. Es la tensión mínima de salida que establecerá la puerta a nivel alto (H) para una corriente de salida especificada y mínimo valor de la tensión de alimentación  $V_{CC}$ .

**Compatibilidad de tensiones:** La puerta excitadora proporciona las tensiones de salida  $V_o$  y la puerta receptora las tensiones de entrada  $V_i$  (ver Figura 8.3). Debe cumplirse:

$$\begin{aligned} V_{OLm\acute{a}x} &\leq V_{ILm\acute{a}x} \\ V_{OHm\acute{i}n} &\geq V_{IHm\acute{i}n} \end{aligned}$$

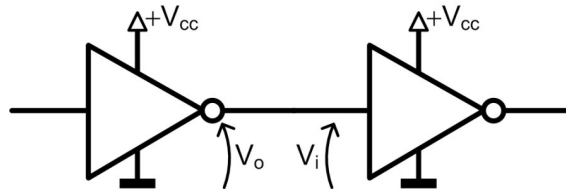


Fig. 8.3. Compatibilidad de tensiones.

### 8.1.2 Características de entrada y salida.

Para cada estado (L o H) es necesario conocer las corrientes de entrada y de salida de la puerta lógica. Por convenio, se toman las corrientes entrantes como positivas y las corrientes salientes como negativas.

Para las entradas:

- $I_{IL}$  o corriente en una entrada puesta a nivel bajo (L). Es la corriente que fluye hacia el terminal de entrada cuando se le aplica una tensión especificada de nivel bajo.
- $I_{IH}$  o corriente en una entrada puesta a nivel alto (H). Es la corriente que fluye hacia el terminal de entrada cuando se le aplica una tensión especificada de nivel alto.

Para las salidas:

- $I_{OLm\acute{a}x}$  o corriente máxima de salida a nivel bajo (L). Es la corriente máxima que puede fluir hacia el terminal de salida cuando se encuentra a nivel bajo.
- $I_{OHm\acute{a}x}$  o corriente máxima de salida a nivel alto (H). Es la corriente máxima que puede fluir hacia el terminal de salida cuando se encuentra a nivel alto.

**Compatibilidad de corrientes:** La puerta excitadora proporciona las corrientes de salida  $I_o$  y la puerta receptora las corrientes de entrada  $I_i$  (ver Figura 8.4). Debe cumplirse:

$$\begin{aligned} |I_{OLm\acute{a}x}| &\geq |I_{ILm\acute{a}x}| \\ |I_{OHm\acute{a}x}| &\geq |I_{IHm\acute{a}x}| \end{aligned}$$

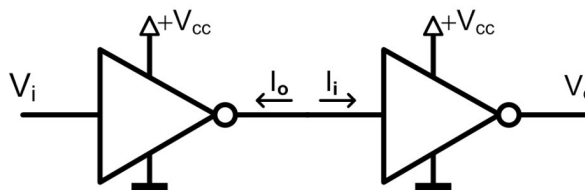


Fig. 8.4. Compatibilidad de corrientes.

**Fan-out:** Para medir la capacidad de excitación, cargabilidad o factor de carga de una puerta se usa el *fan-out*, que representa el máximo número  $N$  de puertas que una determinada puede excitar del mismo tipo, permaneciendo los niveles en los márgenes garantizados.

$$N = \min \left\{ \left| \frac{I_{OH\max}}{I_{IH\max}} \right|, \left| \frac{I_{OL\max}}{I_{IL\max}} \right| \right\}.$$

Otro factor que limita el *fan-out* de una puerta es la capacidad  $C_L$  que presentan las entradas y los cableados a otras puertas conectadas a su salida. Dado que la corriente en una capacidad viene dada por  $i = C_L \cdot dv/dt$ , las transiciones rápidas de tensión requieren grandes corrientes de excitación. Por tanto, en aquellos sistemas donde es deseable una rápida conmutación, es necesario limitar el *fan-out* de tal modo que la corriente requerida permanezca dentro de los límites de la puerta excitadora.

### 8.1.3 Inmunidad al ruido (Márgenes de ruido).

En la práctica, el ruido está siempre presente en cualquier sistema físico. Puede ser generado internamente o captado del exterior por acoplamiento inductivo (campo magnético) o capacitivo (campo eléctrico). Se entiende por ruido cualquier perturbación no voluntaria que puede causar un cambio indeseado en el nivel de salida de un circuito integrado digital.

Para medir la cantidad de ruido admisible a la entrada de un circuito digital o inmunidad al ruido se utilizan los márgenes de ruido, que se definen como las variaciones de tensión máximas admitidas a la entrada de un circuito integrado digital sin que la salida cambie de estado.

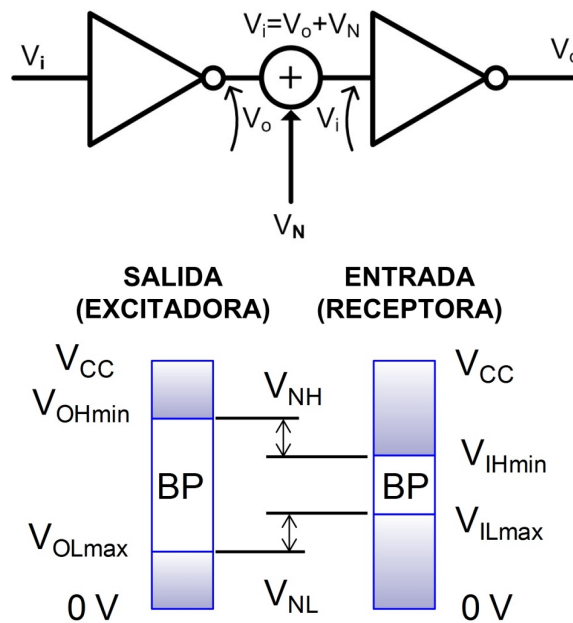


Fig. 8.5. Márgenes de ruido.

Margen de ruido para el nivel bajo:  $NML = V_{NL} = V_{IL\max} - V_{OL\max}$ .  
 Margen de ruido para el nivel alto:  $NMH = V_{NH} = V_{OH\min} - V_{IH\min}$ .



### 8.1.4 Disipación de potencia (Consumo).

La disipación de potencia estática o en reposo (con niveles lógicos constantes) se define bajo condiciones de trabajo de un 50% o valor medio de las potencias disipadas en la puerta básica en los estados bajo y alto, es decir:

$$P_D = \frac{P_D(L) + P_D(H)}{2}.$$

Cuando una puerta está en conmutación (supongamos por ejemplo que su salida cambia de estado con una frecuencia  $f$ ) debe considerarse además la disipación de potencia dinámica necesaria para la carga y descarga de la capacidad  $C_L$  a la salida de la misma. Dado que dicha capacidad se carga y descarga completamente en cada ciclo en un valor  $Q = C_L V_{cc}$ , la energía que se suministra desde la fuente de alimentación es  $W = C_L V_{cc}^2$ , y la potencia disipada dinámica es:

$$P_d = f C_L V_{cc}^2.$$

La disipación de potencia dinámica es un problema en circuitos de computadores y de comunicaciones de alta velocidad, donde se trabaja con frecuencias de gigahercios.

Para reducir la disipación de potencia dinámica se debe mantener una baja capacidad de carga  $C_L$  y reducir la amplitud de la tensión de alimentación  $V_{cc}$ .

La potencia total disipada por la puerta, que ha de suministrar la fuente de alimentación  $V_{cc}$ , es la suma de la potencia disipada estática y la dinámica.

### 8.1.5 Velocidad de conmutación.

Una puerta inversora, debido a sus capacidades internas propias y a la capacidad que carga su salida, no responde instantáneamente a las transiciones de señal en su entrada. Esto lleva a una limitación en su velocidad de conmutación que se expresa de dos formas:

#### a. Retardo de propagación.

Se define el **retardo de propagación**  $t_p$  o  $t_{pd}$  como el tiempo que tarda una señal en propagarse desde la entrada a la salida de una puerta básica, o también, como el tiempo medio transcurrido desde que se produce una transición a la entrada de la puerta hasta que se refleja en su salida.

En la figura 8.6 se muestra el pulso de entrada en un inversor lógico y la salida resultante. Observe que el pulso de entrada cambia de estado de forma gradual. La señal de entrada es suministrada por la salida de un circuito que debe cargar o descargar la capacidad de entrada del inversor, por lo que en la práctica no se producen cambios instantáneos de la tensión de entrada.

Para la medida de los retardos de propagación se toma como referencia el instante del paso de las señales de entrada y salida por el 50% o punto medio de la transición entre niveles, es decir, cuando las señales  $V_i$  y  $V_o$  pasan por:  $(V_{OL}+V_{OH})/2$ .

Obsérvese que en la señal de entrada  $V_i$  se indican los niveles  $V_{OL}$  y  $V_{OH}$  que corresponden a los niveles que define la puerta excitadora conectada a la entrada  $V_i$ .

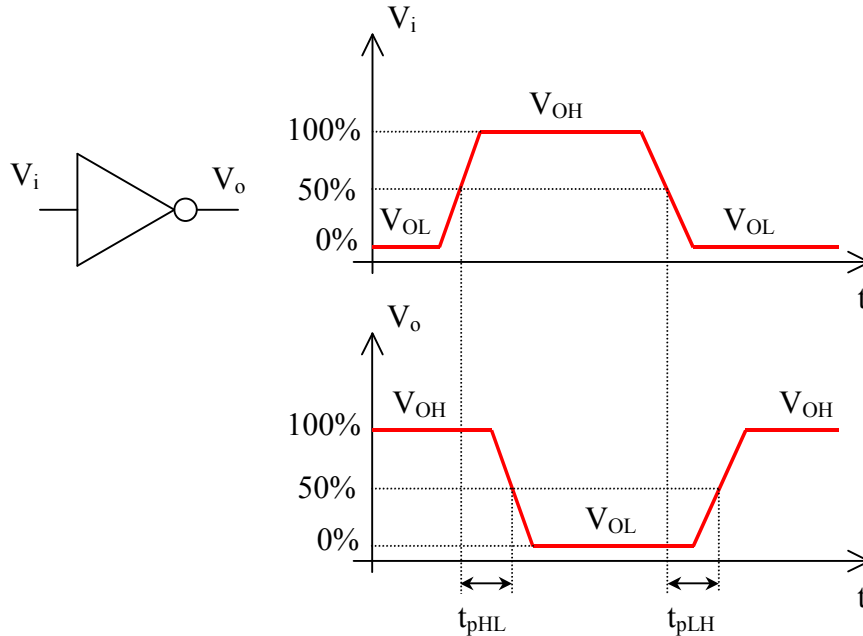


Fig. 8.6. Retardos de propagación.

Por lo tanto, se definen los siguientes tiempos:

- $t_{pHL}$  es el tiempo que transcurre desde que la entrada pasa por el 50% hasta que la salida pasa por el 50% en una transición de nivel alto a nivel bajo en la salida.
- $t_{pLH}$  es el tiempo desde que la entrada pasa por el 50% hasta que la salida pasa por el 50% en una transición de nivel bajo a nivel alto en la salida.

Así, el retardo de propagación medio se define como:

$$t_p = \frac{t_{pHL} + t_{pLH}}{2}.$$

### b. Frecuencia máxima.

Otra forma de expresar la velocidad de conmutación es mediante la frecuencia máxima  $f_{m\acute{a}x}$  de utilización de un biestable realizado con la familia lógica en estudio.

De forma aproximada se cumple:

$$f_{m\acute{a}x} \approx 1/4t_p.$$

### **8.1.6 Producto retardo-potencia.**

El producto retardo potencia  $DP = P_d \cdot t_p$  se mide en  $pJ$  y representa la energía que consume la puerta en cada ciclo a frecuencia máxima. Se usa para comparar familias digitales como un factor de calidad: cuanto menor es el producto, mejor es la calidad de la familia lógica.

### **8.1.7 Flexibilidad lógica.**

Es una medida de la capacidad o versatilidad de una familia lógica. Se concreta en la posibilidad de cableado lógico, es decir, unir dos o más salidas para realizar una nueva función, capacidad de excitación, variedad en las salidas, compatibilidad con otras tecnologías, variedad de bloques funcionales, etc.

